

日 本 国 特 許 庁

JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office

出 願 年 月 日

Date of Application:

2002年11月 8日

出 願 番 号

Application Number:

特願2002-326195

[ST.10/C]:

[JP2002-326195]

出 願 人

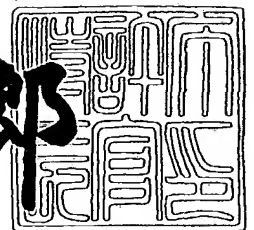
Applicant(s):

豊田合成株式会社

2003年 4月 8日

特 許 庁 長 官
Commissioner,
Japan Patent Office

太田信一郎



出証番号 出証特2003-3024429

【書類名】 特許願

【整理番号】 P02105TG

【提出日】 平成14年11月 8日

【あて先】 特許庁長官 殿

【国際特許分類】 H01L 33/00

【発明者】

 【住所又は居所】 愛知県西春日井郡春日町大字落合字長畑 1 番地 豊田合成株式会社内

 【氏名】 橋村 昌樹

【発明者】

 【住所又は居所】 愛知県西春日井郡春日町大字落合字長畑 1 番地 豊田合成株式会社内

 【氏名】 小西 茂輝

【特許出願人】

 【識別番号】 000241463

 【氏名又は名称】 豊田合成株式会社

 【代表者】 松浦 剛

【代理人】

 【識別番号】 100087723

 【弁理士】

 【氏名又は名称】 藤谷 修

 【電話番号】 052-363-2558

【手数料の表示】

 【予納台帳番号】 007445

 【納付金額】 21,000円

【提出物件の目録】

 【物件名】 明細書 1

 【物件名】 図面 1

 【物件名】 要約書 1

【包括委任状番号】 0012134

【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 III族窒化物系化合物半導体素子の製造方法

【特許請求の範囲】

【請求項1】 基板上に形成されたIII族窒化物系化合物半導体素子を分離して個々のIII族窒化物系化合物半導体素子とする製造方法において、

分離線上のIII族窒化物系化合物半導体層のうち前記基板に近い側の電極形成層のみが残された状態、又は分離線上のIII族窒化物系化合物半導体層が無い状態とする半導体層除去工程と、

分離線に沿ってレーザービームを走査して破線状又は点線状の分離溝を形成するレーザー走査工程とを有し、

分離線に沿ってレーザービームの走査により形成された破線状又は点線状の分離溝を用いて基板を素子ごとに分離して個々のIII族窒化物系化合物半導体素子とすることを特徴とするIII族窒化物系化合物半導体素子の製造方法。

【請求項2】 前記半導体層除去工程は、エッチングにより前記電極形成層の電極形成部を露出させる電極形成エッチング工程により行われることを特徴とする請求項1に記載のIII族窒化物系化合物半導体素子の製造方法。

【請求項3】 前記半導体層除去工程は、ダイシングにより、分離線上の素子形成側の前記基板の一部まで除去することを特徴とする請求項1に記載のIII族窒化物系化合物半導体素子の製造方法。

【請求項4】 前記レーザー走査工程の前に、基板表面側に形成された層を覆う、後の工程で除去可能な保護膜を形成する保護膜形成工程を有し、

前記レーザー走査工程の後に、前記保護膜及びレーザービーム走査により生じた不要物を除去する保護膜等除去工程を有することを特徴とする請求項1乃至3のいずれか1項に記載のIII族窒化物系化合物半導体素子の製造方法。

【請求項5】 前記分離溝を用いて前記基板を素子ごとに分離する前に、前記分離線に対応するように、基板裏面に裏面溝を形成することを特徴とする請求項1乃至請求項4のいずれか1項に記載のIII族窒化物系化合物半導体素子の製造方法。

【請求項6】 前記分離溝を用いて前記基板を素子ごとに分離する前に、前記

基板を裏面から研磨により薄肉化して、基板表面に形成された前記分離溝のみにより基板を素子ごとに分離して個々のIII族窒化物系化合物半導体素子とすることを特徴とする請求項1乃至請求項4のいずれか1項に記載のIII族窒化物系化合物半導体素子の製造方法。

【請求項7】 前記分離溝を用いて基板を素子ごとに分離する前に、前記基板を裏面から研磨により薄肉化した後、前記分離線に対応するよう、基板裏面に裏面溝を形成することを特徴とする請求項1乃至請求項4のいずれか1項に記載のIII族窒化物系化合物半導体素子の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は基板上に形成されたIII族窒化物系化合物半導体素子の製造方法に関する。本発明は、特に、基板上に形成されたIII族窒化物系化合物半導体素子を容易且つ歩止まり良く分離して、個々のIII族窒化物系化合物半導体素子を得るための製造工程に関する。

【0002】

【従来の技術】

III族窒化物系化合物半導体素子の製造、例えばLED等の製造においては、基板としてサファイアやスピネルなどが用いられている。これらの材料の基板はシリコンやガリウムヒ素を用いた基板と異なり、加工が容易でないため、基板上にIII族窒化物系化合物半導体を積層して得られるウエハを個々の素子に分割する際、他の半導体素子とは異なり困難が伴う。公知技術としては例えば以下の特許文献1乃至3のような技術がある。

【0003】

【特許文献1】

特開平 7-131069号公報

【特許文献2】

特開平 5-315646号公報

【特許文献3】

特許第 3 2 3 0 5 7 2 号公報

【 0 0 0 4 】

特許文献 1、2 のように、例えば、エッチングにより分離線上の III 族窒化物系化合物半導体層の一部を除去し、又はダイヤモンドブレードを用いたダイサーにより基板の表面から約 $10\ \mu\text{m}$ の深さに達する分離溝を形成した後（いわゆるハーフカット）、裏面にスクライバーで浅い裏面溝を形成してローラーブレイキングして素子を分離していた。この際、素子形成後に厚さ $300\ \mu\text{m}$ のウエハの裏面を研磨してウエハの厚さを $100\ \mu\text{m}$ 程度としてから裏面溝を形成することが多かった。その結果、分離に際し、素子として機能しないような割れ方をしたものの（素子ワレ）や周辺部が一部欠けて正常品とは認めがたいもの（カケ）を合わせて 5 % 程度生じるものがあった。ダイサーにより、基板の分離溝を深さ $10\ \mu\text{m}$ に形成する場合、その分離溝の幅は $20\sim 30\ \mu\text{m}$ が必要である。基板表面からの深さを大きくすると基板のワレ方に起因する不具合が低減されるが、深くするには幅もより広げざるを得ない。分離溝の幅が大きくなると、1 枚のウエハから得られる半導体素子の個数が減少する。更に異なる厚さのウエハに対しては例えば裏面研磨の時間や条件設定を変えなければならないが、それは試行錯誤を伴う極めて煩雑な作業である。一方、特許文献 3 等のように、レーザービームにより分離溝を形成するものが各種提案されているが、III 族窒化物系化合物半導体素子の製造において、実用化には至っていない。

【 0 0 0 5 】

【発明が解決しようとする課題】

レーザービームにより分離溝を形成する場合、基板材料や半導体材料の溶融、蒸発が生じるため、反応物が素子面を汚染する。このうち素子の表面の汚染については、分離溝形成前に保護膜等で被覆するなどして防止することができる（出願人による特願 2 0 0 2 - 1 8 3 7 3 0）。しかし、形成した分離溝自体は、素子の外周、即ち側面に基板が溶融し再固化した形で残る。透明なサファイア基板に形成した発光素子の場合は、この素子外周（側面）に非透明部分を形成することとなり、光取り出し効率を低下させることとなる。

【 0 0 0 6 】

本発明は上記の課題を解決するために完成されたものであって、分離後の素子外周における基板の溶融部の面積を減少させることを目的とする。

【 0 0 0 7 】

【課題を解決するための手段】

上記の課題を解決するため、請求項 1 に記載の手段によれば、基板上に形成された III 族窒化物系化合物半導体素子を分離して個々の III 族窒化物系化合物半導体素子とする製造方法において、分離線上の III 族窒化物系化合物半導体層のうち前記基板に近い側の電極形成層のみが残された状態、又は分離線上の III 族窒化物系化合物半導体層が無い状態とする半導体層除去工程と、分離線に沿ってレーザービームを走査して破線状又は点線状の分離溝を形成するレーザー走査工程とを有し、分離線に沿ってレーザービームの走査により形成された破線状又は点線状の分離溝を用いて基板を素子ごとに分離して個々の III 族窒化物系化合物半導体素子とすることを特徴とする。

【 0 0 0 8 】

また、請求項 2 に記載の手段によれば、半導体層除去工程は、エッチングにより前記電極形成層の電極形成部を露出させる電極形成エッチング工程により行われることを特徴とする。また、請求項 3 に記載の手段によれば、ダイシングにより、分離線上の素子形成側の前記基板の一部まで除去することを特徴とする。

【 0 0 0 9 】

また、請求項 4 に記載の手段によれば、レーザー走査工程の前に、基板表面側層を覆う、後の工程で除去可能な保護膜を形成する保護膜形成工程を有し、レーザー走査工程の後に、前記保護膜及びレーザービーム走査により生じた不要物を除去する保護膜等除去工程を有することを特徴とする。

【 0 0 1 0 】

また、請求項 5 に記載の手段によれば、分離溝を用いて基板を素子ごとに分離する前に、分離線に対応するように、基板裏面に裏面溝を形成することを特徴とする。また、請求項 6 に記載の手段によれば、分離溝を用いて基板を素子ごとに分離する前に、基板を裏面から研磨により薄肉化して、基板表面に形成された分離溝のみにより基板を素子ごとに分離して個々の III 族窒化物系化合物半導体素

子とすることを特徴とする。また、請求項 7 に記載の手段によれば、分離溝を用いて基板を素子ごとに分離する前に、基板を裏面から研磨により薄肉化した後、前記分離線に対応するよう、基板裏面に裏面溝を形成することを特徴とする。

【 0 0 1 1 】

【作用及び発明の効果】

レーザー走査により形成される分離溝を破線状又は点線状としたので、レーザー照射により形成される溶融部分の占有率を低下させることができる。これにより、発光素子の製造においては、レーザー走査により連続した分離溝を形成する場合に比較し、素子の側面の溶融物の付着領域の全側面に対する割合が減少するので光取り出し効率を向上させることができる。このとき、分離線上の隣り合う分離溝と分離溝の間は、基板が元の厚さのままで残っているので、ウエハ全体としての剛性を保つことができ、ウエハのハンドリングの容易性を維持することができる。よって、各分離溝の深溝加工が容易となり、ウエハのハンドリングの容易性と、個々の素子に分離する際の加工容易性を両立させることができる。また、分離線上の III 族窒化物系化合物半導体層のうち基板に近い側の電極形成層のみが残された状態、又は分離線上の III 族窒化物系化合物半導体層が無い状態とすることで、III 族窒化物系化合物半導体層のレーザー走査による溶融物、反応物が、各々異なる電極と接触すべき層の間で短絡を生じることを防止することができる（請求項 1）。

【 0 0 1 2 】

分離溝を形成する前に、エッチングにより基板に近い側の電極形成層の電極形成部を露出させる電極形成エッチング工程により、分離線上の他の電極層を除去すれば、レーザー走査により生じた溶融物によって異なる層間が短絡することを防ぐための半導体層除去工程を別に設ける必要がなく、作業工程が短縮できる（請求項 2）。また、ダイシングにより少なくとも、素子形成側の基板の一部までを除去すれば、条件設定により基板表層を所望の深さに削ることが可能である（請求項 3）。

【 0 0 1 3 】

保護膜を形成することで、レーザー走査により生じる基板や III 族窒化物系化

合物半導体層の溶融物、反応物が半導体素子に付着することを防止することができる。特に、各々異なる極性の電極と接触すべき層の間に短絡を生じることを防止することができる。このようにして、III族窒化物系化合物半導体素子の電気特性等に不具合を生じることなく、幅が一定で細く、深い分離溝を形成することができる。即ち、走査速度や多重回数で分離溝の深さを調整可能とし、幅が一定な、深い分離溝やウエハの厚さやウエハの反りに応じた深さの分離溝を容易に形成することができる。また、当該深い分離溝の形成に際しIII族窒化物系化合物半導体層と基板の剥離が生じない。同じ深さの分離溝の形成に必要な消耗品であるブレードや純水を削減することができ、製造コストを抑えることができる。現在既に $20\mu\text{m}$ 以下のビーム径のレーザーが入手可能で、同じ深さの分離溝の形成の際にダイシングで生じる分離溝の幅より狭くでき、例えば発光素子においては発光面の間隔を $60\mu\text{m}$ 以下とすることができる（請求項4）。

【0014】

分離線に対応するよう、基板裏面に裏面溝を形成することで、確実に分離線に沿って分離面を形成することができる（請求項5）。また、基板を裏面から研磨により薄肉化すれば、基板表面に形成された分離溝のみにより容易に基板を素子ごとに分離して個々のIII族窒化物系化合物半導体素子とすることも可能である（請求項6）。これらを組合わせて、基板を裏面から研磨により薄肉化した後、分離線に対応するよう、基板裏面に裏面溝を形成すれば、より確実に基板を素子ごとに分離して個々のIII族窒化物系化合物半導体素子とすることができ、レーザー走査による表面側分離溝の形成において、分離溝を浅く且つレーザー走査を速くすることができる（請求項7）。

【0015】

【発明の実施の形態】

以下、図を用いて本願発明の実施態様を説明する。尚、本願発明は以下の説明内容に限定されるものではない。また、各図においては、本発明の本質を説明するため、極めて簡略化した図を用いるが、以下に説明する通り、各図に基づいて、本発明は通常のIII族窒化物系化合物半導体素子の製造方法に適用できるものである。

【 0 0 1 6 】

図 1 (a) は、レーザー走査により破線状の分離溝 L を形成した基板 S の断面の模式図である。破線状の分離溝 L は長さ l_L 、間隔 l_{int} で形成され、台形状の断面を有する。このような破線状の分離溝 L は、一定速度で基板 S を移動させて分離線上にレーザーを走査し、レーザー照射時間と停止時間の比を $l_L : l_{int}$ とすることにより形成される。図 1 (a) では、基板側から見て、即ち基板を停止させた場合の基板に対するレーザーの相対的走査方向を矢印で示している。レーザー照射開始位置においては、全く溶融が無い基板表面部分からレーザーによる溶融が開始するのでその溶融深さは小さい。一方、レーザー照射条件（エネルギー）と基板の移動速度及び熱伝導による熱損失のバランスから、溶融部の深さ d_L はある一定量に近づく。こうして溶融部の深さがほぼ一定量 d_L であるような溶融部が連続して形成される。最後にレーザー照射を停止すると、その部分では溶融部の深さが d_L となる。こうして分離面（分離線を含み、ウエハ面に垂直な平面）での断面が台形状のレーザー溶融部が形成される。これはウエハ面側から見ると、破線状の分離溝となる。尚、分離溝 L のレーザー照射方向に並行な断面は図 1 (a) のような台形状に限定されず、図 1 (b) のように矩形状であっても、また、図 1 (c) のように鋭角三角形状であっても良く、レーザー走査条件の設定により、任意に形成できる。

【 0 0 1 7 】

以下に示す通り、 $l_L : l_{int}$ の比としては、1 : 6 乃至 3 : 4 の実施例において素子特性が良好であったので、1 : 6 乃至 3 : 4 の範囲で良好な特性を得られることは明らかと考えるが、1 : 8 乃至 1 : 1 の範囲でも良好な結果が得られると考えられるのでこのような比の範囲で行うことが望ましい。矩形状の素子に分離するとして、各素子の一辺当たり、分離溝は平均 1 個以上とすることが好ましい。分離溝 L の深さ d_L は、のちの作業工程の条件との関係により所望の値とする。例えば図 1 (a) のように裏面から深さ d だけ基板 S を研磨して薄肉化する、裏面溝 d_s を形成するなどの場合には、分離溝 L の深さ d_L は極めて小さいものとすることも可能である。

【 0 0 1 8 】

破線状の分離溝Lの形成例を図1(d)、(e)に示す。破線状の円で囲んだ部分は、LED素子を間略して記載したものである。分離溝Lは、例えば図1(d)のように各LED素子の4辺を囲む各分離線上に2個ずつ形成しても良い。あるいは図1(e)のように各LED素子の4頂点を示すように2つの分離線の交点付近に十字型に2個ずつ形成しても良い。図1(d)、(e)は極めて正確な位置合わせをする図を示しているが、例えば「概略」各LED素子の4辺の分離線上に2個以上ずつ形成するとして、その位置合わせについては分離線上にあれば良く、各LED素子との関係では位置合わせにこだわらないものであっても本願発明に当然包含される。

【0019】

図2(a)は図1(d)の各LED素子を分離した後の1個のLED素子の斜視図、図2(b)は図1(e)の各LED素子を分離した後の1個のLED素子の斜視図である。いずれも1個のLED素子の外周に形成される溶融部Mの占有する面積が外周全体の面積に対して小さいことがわかる。これは図3の(a)、(b)と比較すると更に明らかである。例えば図3(a)のように、いわゆる「フルカット」のレーザー分離溝を形成した場合は各LED素子の外周全てが溶融部Mとして形成され、図3(b)のように、いわゆる「ハーフカット」のレーザー分離溝を形成した場合は各LED素子の外周に一定幅の連続した溶融部Mが形成される。この時図3(a)、(b)のLED素子の発光効率は、レーザーを用いない従来の分離方法により得られたLED素子の発光効率を1として、0.9~0.95と、発光効率の低下があり、溶融部Mが発光効率を低下させていることがわかる。

【0020】

〔実施例〕

図4は本発明の具体的な実施例を説明するための工程図(断面図)である。厚さ約300 μ mのサファイア基板1上にIII族窒化物系化合物半導体層2を積層して、約3000個のpnダブルヘテロ接合構造の青色LED素子を形成した。当該素子部分の積層構造については簡略化し1の符号2で示す。電極を含まないで、III族窒化物系化合物半導体層の総膜厚は約5 μ mである。まず、ダイヤモンド

ンドブレードを使用するダイサーによって、各格子内が1の青色LED素子となる格子枠状の分離線に沿って、最深部 $10\mu\text{m}$ 、幅約 $30\mu\text{m}$ の溝部を形成した。この時、溝部の最深部において、サファイア基板1は約 $5\mu\text{m}$ 削除された。尚、図4の各図では当該溝部に沿った断面を示しているので、溝部自体は図4各図では示さない。

【0021】

次に、透明樹脂4を素子形成面の全面に塗布し、硬化させた(図4の(a))。次にYAGレーザーの第3次高調波(波長 355nm)を用い、ビーム径約 $20\mu\text{m}$ のレーザービームを分離線に沿って照射し、溝部より更に $50\mu\text{m}\sim 80\mu\text{m}$ 深い破線状の分離溝Lを形成した(図4の(b))。この後、サファイア基板1の裏面11を研磨して薄肉化させ、 $100\mu\text{m}$ 厚の薄肉化ウエハ10を得た(図4の(c))。次に薄肉化ウエハ10の裏面にスクライバーにより分離溝 d_s を形成した(図4の(d))。この後、透明樹脂4を除去し、ローラーブレイキングによりサファイア基板を割り、個々の青色LED素子に分離した。破線状の分離溝Lの長さ l_L 及び間隔 l_{int} とを、LED素子の1辺 $350\mu\text{m}$ に対し、長さ l_L を $25\mu\text{m}$ 、間隔 l_{int} を $150\mu\text{m}$ とした場合、長さ l_L を $50\mu\text{m}$ 、間隔 l_{int} を $125\mu\text{m}$ とした場合、長さ l_L を $75\mu\text{m}$ 、間隔 l_{int} を $100\mu\text{m}$ とした場合と変化させて実施したが、いずれも分離によるワレ、カケの不良品は10個以下であった。また、レーザーを用いないで分離した青色LED素子の発光効率を1とした場合、本実施例の発光効率は0.95以上で、レーザー溶融物による発光効率の悪化は無かった。このように、本願発明の破線状又は点線状の分離溝を形成することで溶融部面積の小さいIII族窒化物系化合物半導体素子を形成することができ、発光素子においては、発光効率の低下を抑制できる。

【0022】

本実施例によるLEDの製造工程における写真図を示す。図5はレーザー走査による分離溝の形成後の写真図、図6はローラーブレイキングにより個々のLEDに分離した写真図、図7はそのLEDの外周部の写真図であり、各図で(a)図は分離溝について長さ l_L を $25\mu\text{m}$ 、間隔 l_{int} を $150\mu\text{m}$ とした場合、各図で(b)図は、分離溝について長さ l_L を $25\mu\text{m}$ 、間隔 l_{int} を $150\mu\text{m}$ 、

とした場合である。いずれの場合も図 6 のようにワレ、カケを生じず、またその外周部における溶融部も図 7 のように面積の小さいものであることがわかる。

【 0 0 2 3 】

〔別断面からの説明〕

図 8 は、本発明の実施の形態を別方向の断面から説明する工程図（断面図）である。基板 1 s に、複数層の III 族窒化物系化合物半導体層を形成し、素子形成及び電極形成を行う。図 8 では、2 つの III 族窒化物系化合物半導体層 2 n と 3 p で代表させているが、これは短絡させてはいけない層を意味するのであって、2 層の III 族窒化物系化合物半導体層のみを意味するものではない。次に、分離線上に、エッチング又はダイサーによるダイシング等で、基板に近い側の電極形成層 2 n のみ基板上に残された状態を作る（図 8 の（a））。即ち、凹部 A を形成する。ここで分離線とは、基板 1 s から全ての III 族窒化物系化合物半導体素子を個々に分離するための理想の分離面（ただし基板 1 s 面に垂直）を、基板 1 s 表面側又は裏面側から見た場合の、格子枠状の線を意味する。図 8 の（a）では、基板に近い側の電極形成層 2 n のみ残す状態としたが、基板 1 s が露出するまで、或いは基板 1 s の表面の一部を取り除くまで、エッチング又はダイサーによるダイシング等を行って良いことはもちろんである。次に、レーザー照射により基板 1 s が溶融及び反応してその溶融物等が素子に付着することを防止するため、保護膜 4 を全表面に形成する（図 8 の（b））。保護膜 4 は、レーザー走査による分離溝 5 の形成の際、レーザーが当たらない部分では容易には溶融しないものであって、後の工程で除去可能であり、半導体素子の特性に悪影響を及ぼさないものであれば任意のものが使用可能である。

【 0 0 2 4 】

次に、レーザーにより、基板 1 s に、破線状又は点線状の分離溝 5 を形成する（図 8 の（c））。破線状又は点線状の分離溝 5 は格子枠状の分離線に沿って基板 1 s の表面側（素子を形成した側）に格子枠状に形成される。破線状又は点線状の分離溝 5 は、後の工程で研磨により基板 1 s を薄肉化した後の厚さの $1/5$ 程度以上の深さとするといふ。尚、基板 1 s の一部を取り除くまで、エッチング又はダイサーによるダイシング等を行う場合は、それにより取り除かれた基板 1

s の厚さとレーザー走査により削られた深さを併せた深さを、後の工程で研磨により基板 1 s を薄肉化した後の厚さの $1/5$ 程度以上の深さとすれば良い。次に、保護膜 4 を、レーザー照射により生成した基板や半導体の反応物とともに除去する（図 8 の（d））。

【 0 0 2 5 】

次に、基板 1 s 裏面を研磨し、基板 1 s を薄肉化する（図 8 の（e））。次に基板 1 s の裏面の格子枠状の分離線に対応する位置に、裏面溝 6 を形成する（図 8 の（f））。裏面溝 6 の形成方法に関しては破線状又は点線状の分離溝 5 と異なり、スクライバー等により浅い連続した溝を形成すれば良い。こののちローブレイキング等により格子枠状の分離線に沿って個々の素子に分離する。この場合、破線状又は点線状の分離溝 5 の深さは薄肉化した基板 1 s の $1/5$ 程度以上であるので、分離面 7 は確実に格子枠状の分離線に沿った、破線状又は点線状の分離溝 5 と裏面溝 6 とを接続したものとなる。即ち、斜め方向などの望ましくない方向に割れることが防止される（図 8 の（g））。

【 0 0 2 6 】

〔変形例〕

図 9 は、本発明の変形例の形態を説明するための工程図（断面図）である。図 8 の第 1 の実施の形態同様、分離線上に、エッチング又はダイサーによるダイシング等で、基板に近い側の電極形成層 2 n のみ基板上に残された状態を作る（図 9 の（a））。この場合、基板 1 s が露出するまで、或いは基板 1 s の表面の一部を取り除くまでエッチング又はダイサーによるダイシング等を行って良いことはもちろんである。次に、後の工程で除去可能な保護膜 4 を全表面に形成する（図 9 の（b））。次に、本実施形態では、基板 1 s の厚さの $1/5$ 程度以上の深さの第 1 の溝 5 d を、格子枠状の分離線に沿って基板 1 s の表面側（素子を形成した側）に格子枠状に形成する（図 9 の（c））。次に、保護膜 4 を、レーザー照射により生成した基板や半導体の反応物とともに除去する（図 9 の（d））。

【 0 0 2 7 】

次に基板 1 s の裏面の格子枠状の分離線に対応するように、裏面溝 6 を形成する（図 9 の（e））。裏面溝 6 の形成方法は第 1 の実施の形態におけるものと同

様に、スクライバー等により浅い溝を形成すれば良い。こののちローラブレッキング等により格子枠状の分離線に沿って個々の素子に分離する。破線状又は点線状の分離溝 5 d の深さが基板 1 s の $1/5$ 程度以上であるので、分離面 7 は確実に格子枠状の分離線に沿った、破線状又は点線状の分離溝 5 d と裏面溝 6 とを接続したものとなる（図 9 の（f））。

【0028】

〔別の変形例〕

図 10 は、本発明の別の変形例の形態を説明するための工程図（断面図）である。図 9 の変形例の形態同様、分離線上に、エッチング又はダイサーによるダイシング等で、基板に近い側の電極形成層 2 n のみ残された状態を作る（図 10 の（a））。この場合、基板 1 s が露出するまで、或いは基板 1 s の表面の一部を取り除くまでエッチング又はダイサーによるダイシング等を行って良いことはもちろんである。次に、後の工程で除去可能な保護膜 4 を全表面に形成する（図 10 の（b））。次に、後の工程で研磨により基板 1 s を薄肉化した後の厚さ程度以上の深さの第 1 の溝 5 d を、格子枠状の分離線に沿って基板 1 s の表面側（素子を形成した側）に格子枠状に形成する（図 10 の（c））。次に、保護膜 4 を、レーザー照射により生成した基板や半導体の反応物とともに除去する（図 10 の（d））。

【0029】

次に、1 枚の粘着シート 8 を基板 1 s 表面全体に貼り付け、裏返して基板 1 s 裏面を研磨し、基板 1 s を裏面側から薄肉化する（図 10 の（e））。基板 1 s を薄肉化して、破線状又は点線状の分離溝 5 の深さ以下にまで薄肉化すれば、確実に格子枠状の分離線に沿った、破線状又は点線状の分離溝 5 により個々の素子が分離できる（図 10 の（f））。

【図面の簡単な説明】

【図 1】

（a）は本発明の実施の形態を説明するための模式図、（b）、（c）は分離溝の断面の他の例、（d）、（e）は破線状の分離溝 L の形成例を示す模式図。

【図 2】

(a) は図 1 (d) の、(b) は図 1 (e) の、各 LED 素子を分離した後の 1 個の LED 素子の斜視図。

【図 3】

(a) は「フルカット」のレーザー分離溝により分離した LED の斜視図、(b) は「ハーフカット」のレーザー分離溝により分離した LED の斜視図。

【図 4】

本発明の具体的な実施例を説明するための工程図（断面図）。

【図 5】

実施例におけるレーザー走査後の写真図。

【図 6】

実施例におけるローラブレーキング後の写真図。

【図 7】

実施例における各 LED 素子の外周部の写真図。

【図 8】

別段面から本発明の実施の形態を説明するための工程図（断面図）。

【図 9】

変形例の形態を説明するための工程図（断面図）。

【図 10】

別の変形例の実施の形態を説明するための工程図（断面図）。

【符号の説明】

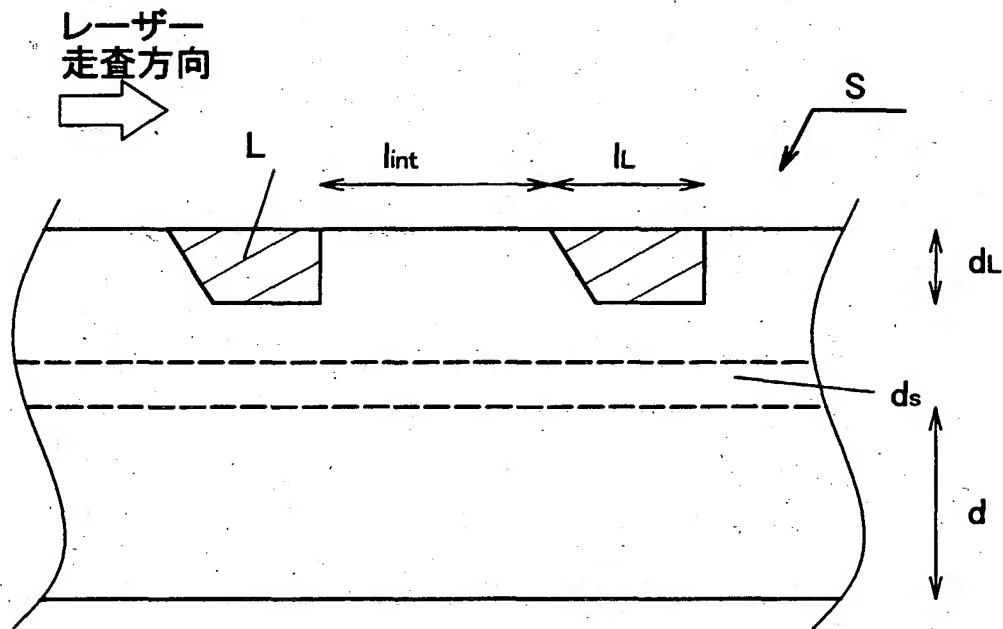
- 1、1 s 基板
- 2 積層した III 族窒化物系化合物半導体層
- 2 n 基板に近い電極形成層（III 族窒化物系化合物半導体層）
- 3 p III 族窒化物系化合物半導体層
- 4 保護膜
- 5、5 d 分離溝
- 6 裏面溝
- 7 分離面
- 8 粘着シート

【書類名】

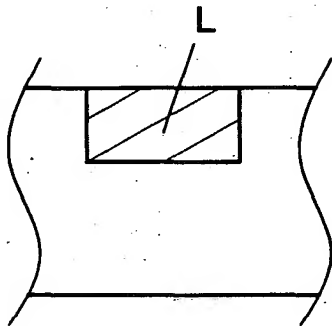
図面

【図1】

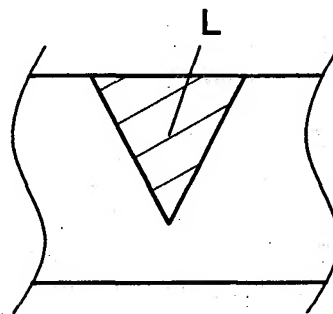
(a)



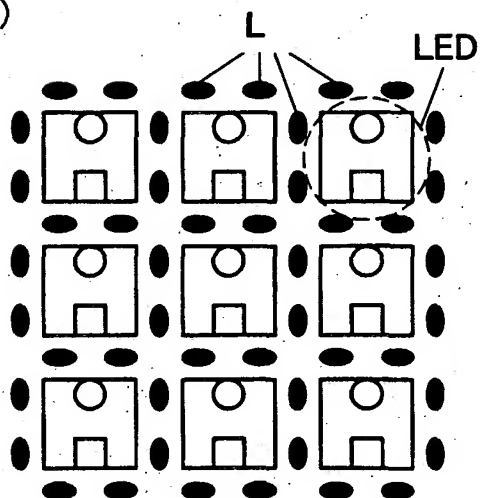
(b)



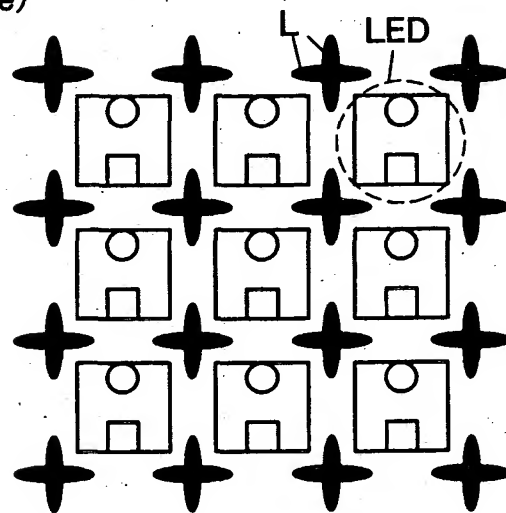
(c)



(d)

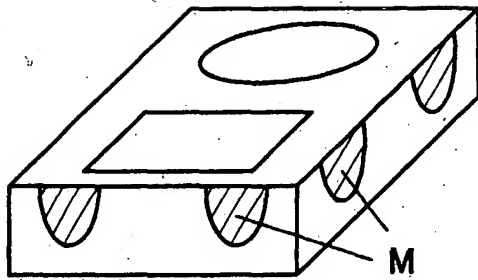


(e)

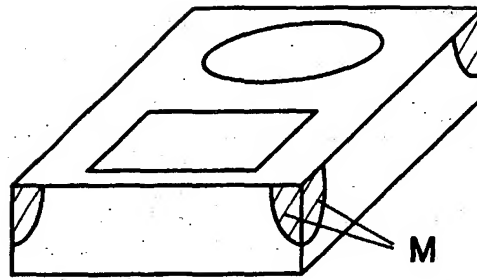


【図 2】

(a)

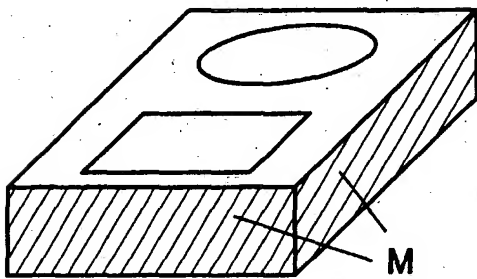


(b)

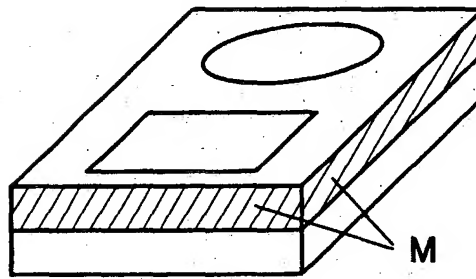


【図 3】

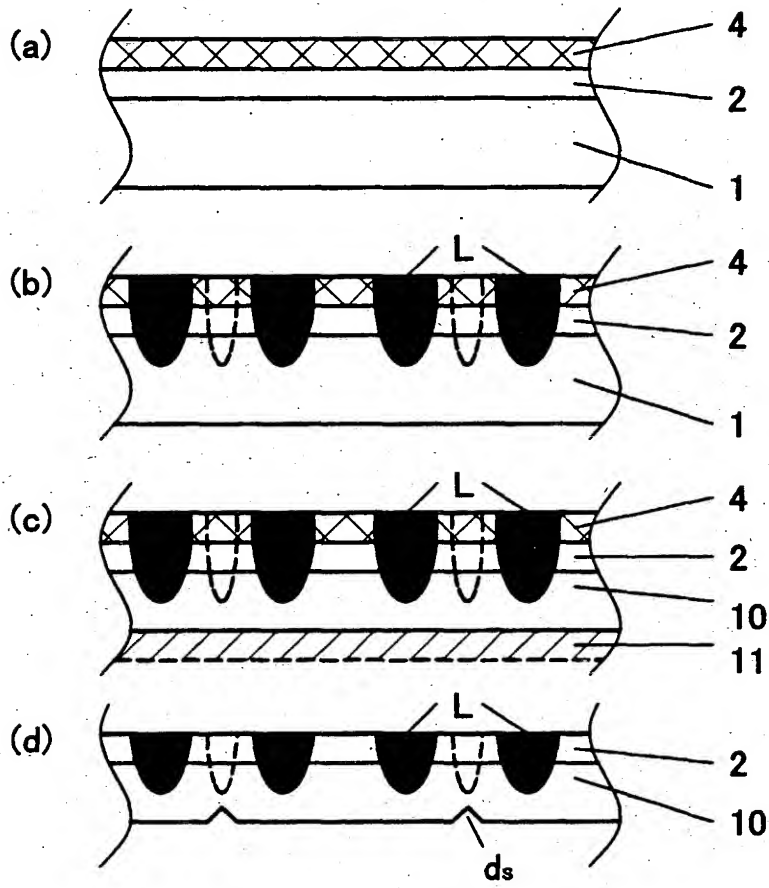
(a)



(b)

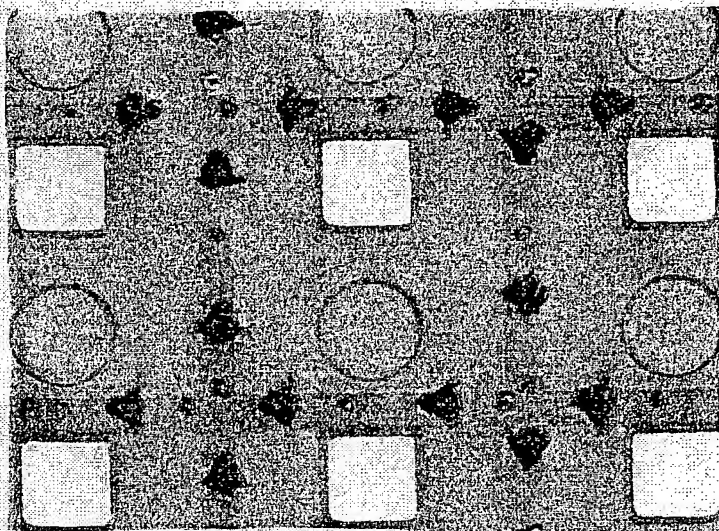


【図4】

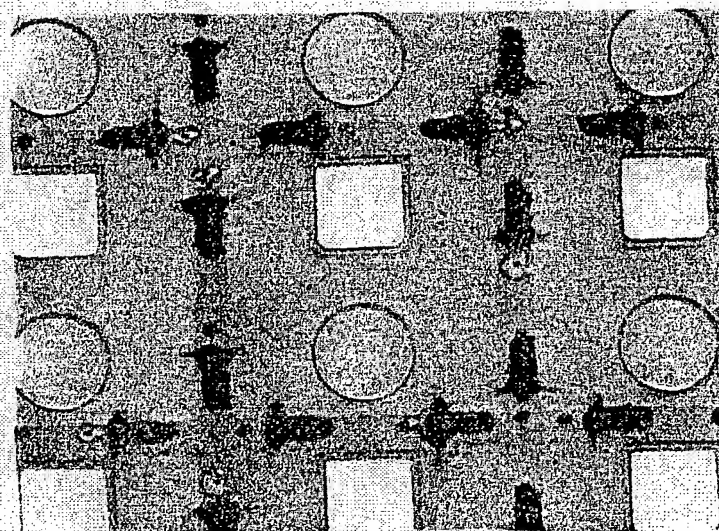


【図 5】

(a)

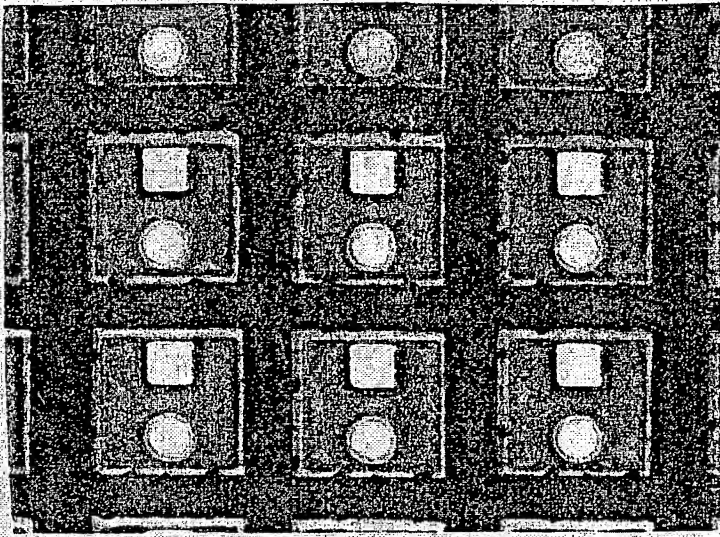


(b)

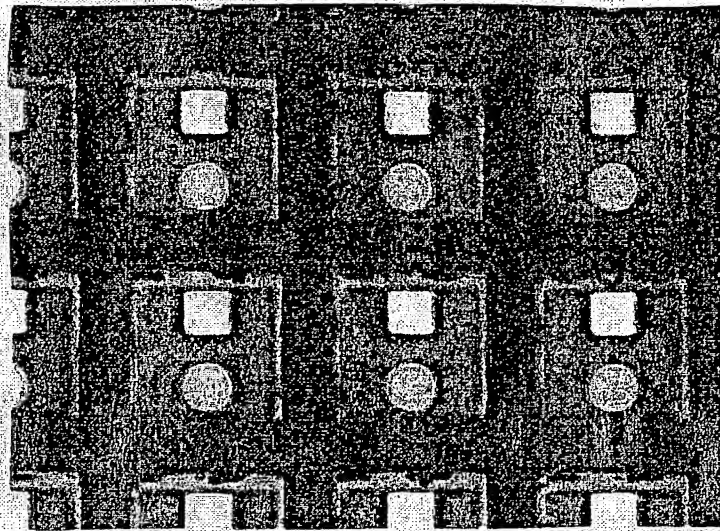


【図6】

(a)

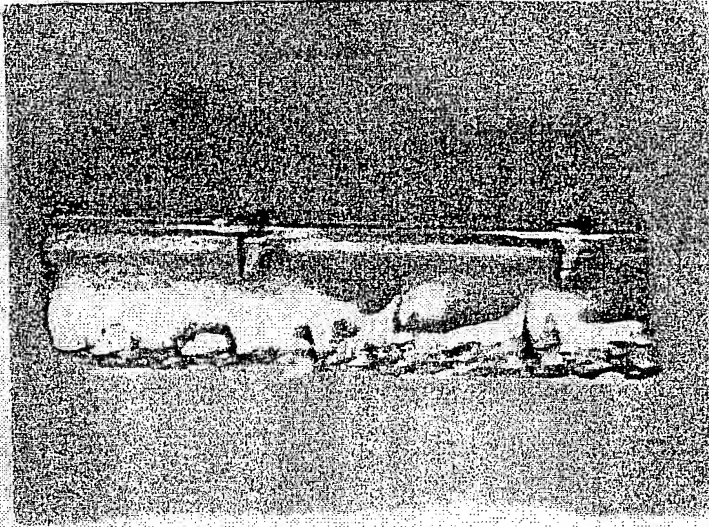


(b)

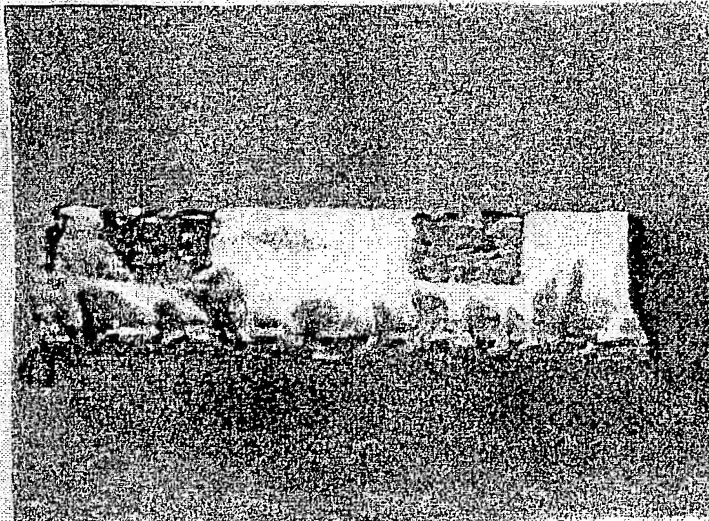


【図7】

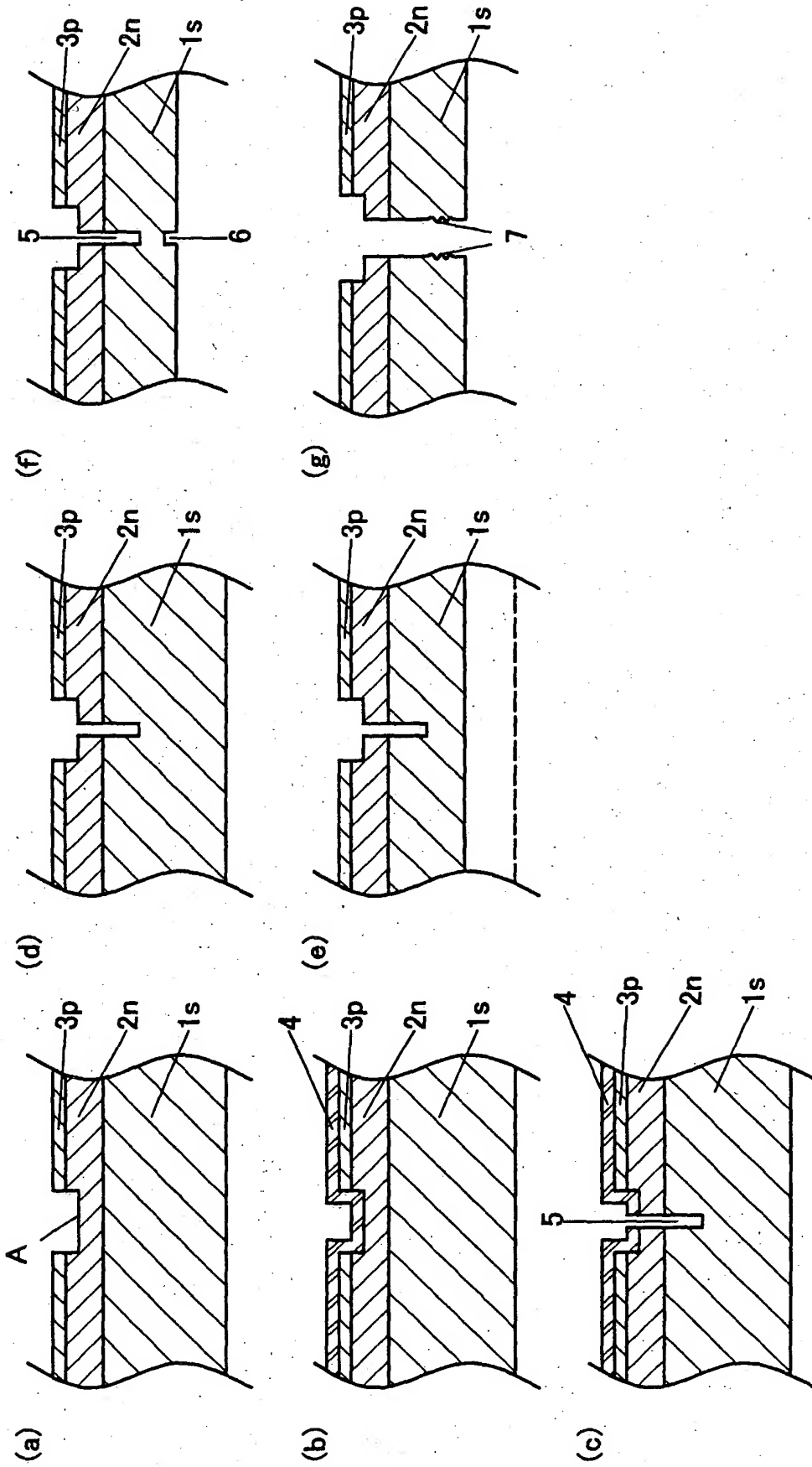
(a)



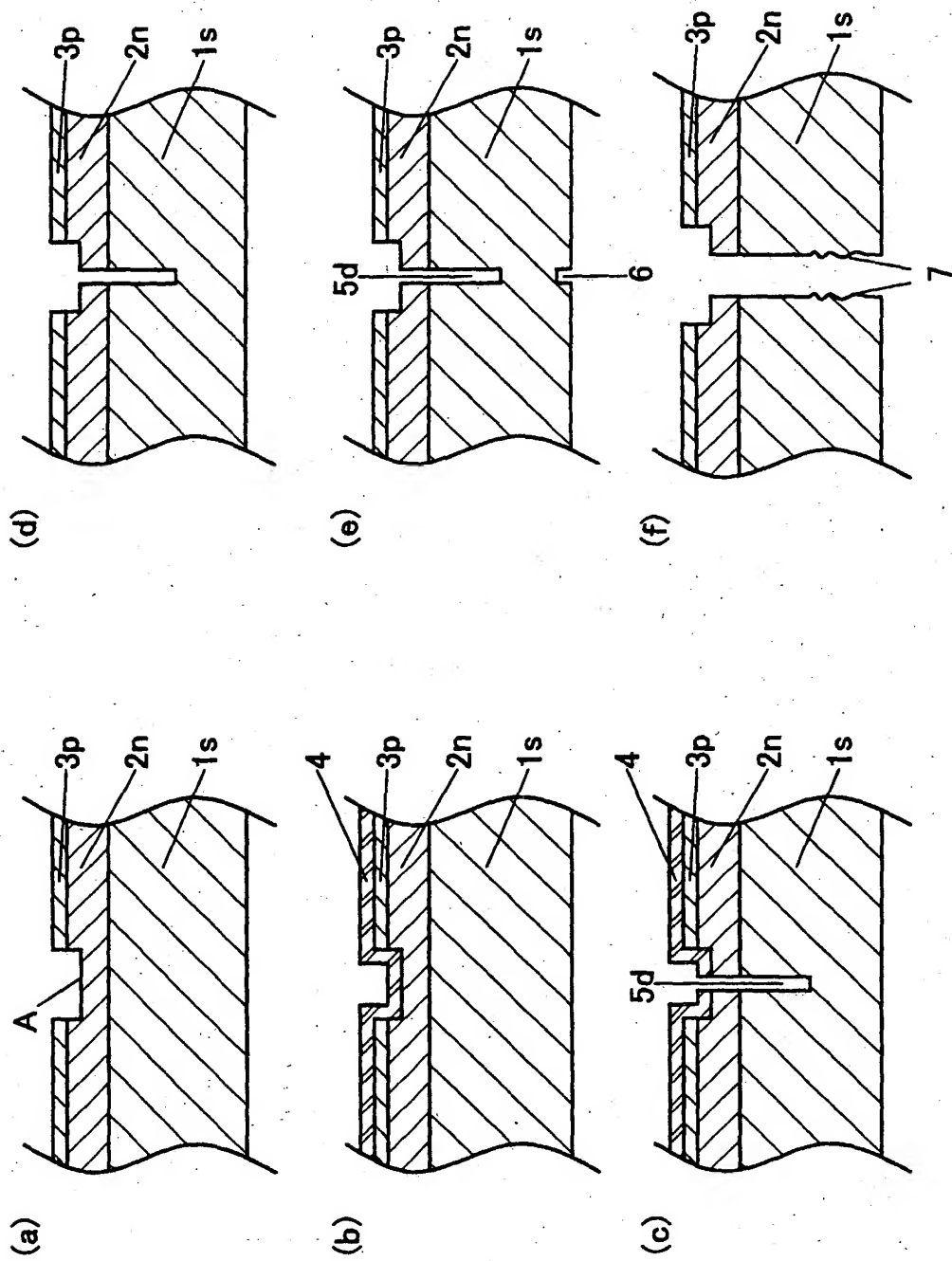
(b)



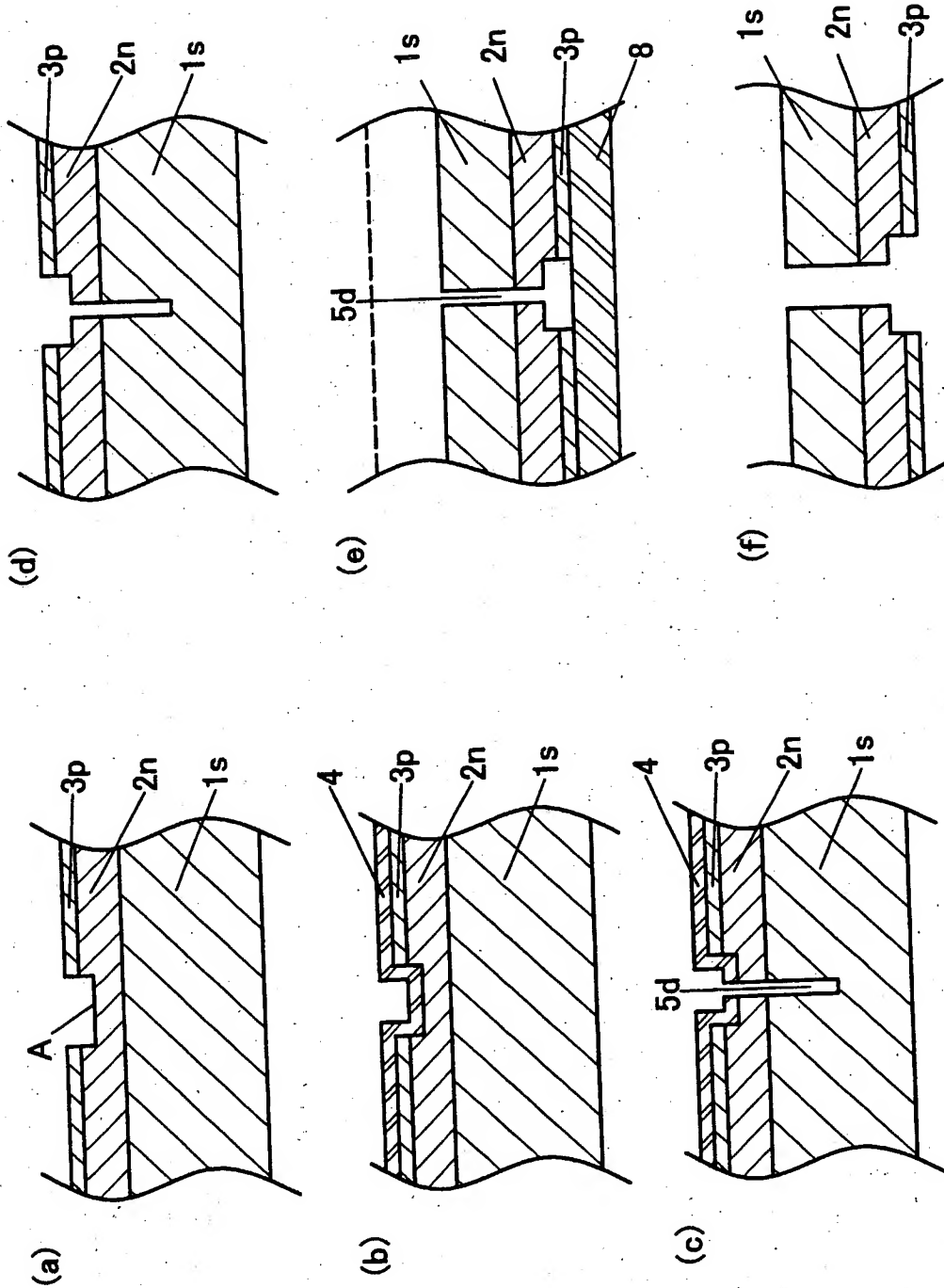
【図8】



【図9】



【図 10】



【書類名】 要約書

【要約】

【課題】分離後のLED素子外周におけるレーザー溶融部を減少させること。

【解決手段】(a)は、レーザー走査により破線状の分離溝Lを形成した基板Sの断面の模式図である。破線状の分離溝Lは長さ l_L 、間隔 l_{int} で形成され、台形状の断面を有する。このような破線状の分離溝Lは、一定速度で基板Sを移動させて分離線上にレーザーを走査し、レーザー照射時間と停止時間の比を $l_L : l_{int}$ とすることにより形成される。(a)では、レーザー走査方向を矢印で示している。分離溝Lのレーザー照射方向の断面は(b)のように矩形状であっても、また、(c)のように鋭角三角形状であっても良い。 $l_L : l_{int}$ は1 : 8乃至1 : 1の比で行う。分離溝Lは、(d)のように各LED素子の4辺を囲む分離線上に2個ずつ形成しても、(e)のように各LED素子の4頂点の分離線上に十字型に2個ずつ形成しても良い。

【選択図】 図1

出 願 人 履 歴 情 報

識別番号 [000241463]

1. 変更年月日 1990年 8月 9日

[変更理由] 新規登録

住 所 愛知県西春日井郡春日町大字落合字長畑1番地

氏 名 豊田合成株式会社